

## 'Debuggen': Soms een complexe klus

*Paul Zuidweg, (NLJ 19-03-1996)*

**Wanneer de samenstellende delen van een elektronisch systeem voor het eerst bij elkaar gebracht worden, kunnen merkwaardige taferelen ontstaan. Vooral wanneer het hart van zo'n systeem bestaat uit een geïntegreerde schakeling met meer dan 300 aansluitingen. Dit is het geval bij het ontwikkelplatform voor de EPICS10-sigitaal-processor.**

Deze processor (ontwikkeld in de groep 'Digital VLSI' en inmiddels overgedragen aan de groep 'Embedded Systems Technology Centre' van Semiconductors-ASG) is een algemeen prototype voor een applicatie-specifiek IC-bouwblok dat uiteindelijk 'in een hoekje' van een IC voor de massamarkt terecht moet komen, bv. voor Car Systems. Het testen (in 'real-time') van de algoritmes die door de processor uitgevoerd moeten worden en het 'uitkleden' van de processor tot het minimaal benodigde, gebeurt op een ontwikkel-platform met daarop juist een zeer uitgebreide versie van zo'n sigitaalprocessor.

Maar, vóórdat de algoritmes getest kunnen worden, moet het ontwerp van de prototype-processor geverifieerd worden. Niet alleen schieten IC-testers tekort bij het testen van een IC met een dergelijk groot aantal aansluitingen, er komt nog veel meer bij kijken vóórdat je kunt zeggen dat het ontwerp goed is. Ook het paneel met gedrukte bedrading ('printed-circuit board') waarop het IC met zijn randcomponenten (geheugens, een microprocessor, PC-'interfaces' etc.) geplaatst wordt, moet foutloos werken. Daarbij komt dan nog de ('embedded') software die nodig is om de signaalbewerkingprogramma's in de EPICS te laden en om de verwerking van die programma's door de EPICS te kunnen bestuderen.

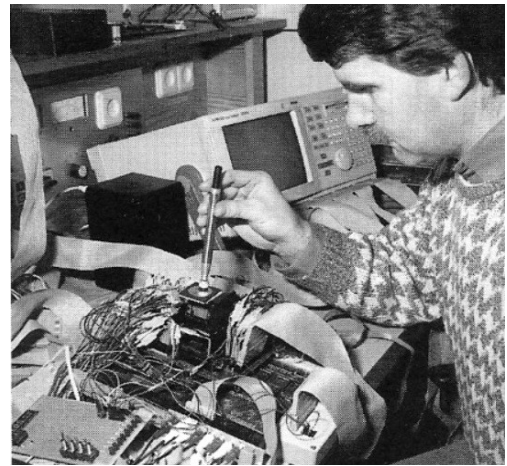


Foto 1 (net als de twee andere gemaakt door Sam Bazelmans van de Nat.Lab.-AV-Dienst) laat zien hoe Hennie van de Poel van de Elektronica Ontwerp Groep de kolossale processor in de IC-voet op het door hem ontworpen ontwikkel-bord plaatst. Vanaf dit bord gaan 272 testsignalen naar drie 'Logic Analyzers' die (samen met een niet getoonde PC) nodig zijn om het geheel te kunnen testen. Foto 2 en 3 laten u nog een overzicht en een detailopname zien. Deze complexe klus van 'debuggen' van hard- en software is inmiddels met succes afgerond!

