

BRAVO! BRAVO! BRAVO!

OTP-geheugen van 1 megabit

R. Verhaar, (NLJ10-05-1996)

In nauwe samenwerking tussen diverse groepen op het Nat.Lab. en groepen van Philips Semiconductors is een 'One Time Programmable memory'-optie (OTP) ontwikkeld in het Philips 0,5 μ m-CMOS-proces (C100TM). C100TM is het proces dat Philips samen met SGS-Thomson heeft ontwikkeld en dat momenteel in de nieuwe 8inch-fabriek (MOS4) in Nijmegen wordt geïnstalleerd.



Op de foto zijn te zien: Boven v.l.n.r. Do Dormans, René v. Veldhoven, Nicole Wils, Caroline de Graaf, Vivian v.d. Wal en Roger Cuppens. Beneden v.l.n.r. Leon Huijten, Rob Verhaar en Ton Ditewig (allen werkzaam op het Nat.Lab.).

De OTP-optie biedt chip-ontwerpers de mogelijkheid om grote (tot enkele megabits) niet-vluchtige geheugenblokken in te bouwen in hun ontwerp. Deze geheugen blokken kunnen eenmalig geprogrammeerd worden *nadat* de chips in hun behuizing zijn geplaatst. Dit in tegenstelling tot zgn. ROM-geheugens, waar de informatie reeds tijdens de chip-fabricage wordt vastgelegd en waar veranderingen in de ROM-code kostbaar en tijdrovend zijn. De belangrijkste toepassing van de OTP-optie is in 'micro-controller'-producten. Het voordeel van de optie is de mogelijkheid om schakelingen te maken met een geheugenblok dat door de klant geprogrammeerd kan worden. Daardoor zijn deze schakelingen zeer geschikt om nieuwe producten te testen, software te 'debuggen', of in systemen te gebruiken die sterk aan veranderingen onderhevig zijn. Aangezien de meerkosten van de nu ontwikkelde OTP-optie t.o.v. ROM slechts 10-15% bedragen, is de optie ook zeer geschikt ter vervanging van een grote variëteit aan ROM-producten waar bijv. levertijd een belangrijke rol speelt.

De meerkosten in het proces kunnen al voor een belangrijk deel worden terugverdiend door sterk vereenvoudigde logistiek.

Het OTP-geheugenelement zelf is feitelijk een klassieke EPROM-cel met een zwevende 'gate' die d.m.v. 'hete' ladingsdragers kan worden opgeladen. De elementen kunnen worden gewist (na testen) met UV-licht. Het OTP-element wordt gerealiseerd door de toevoeging van slechts twee extra maskerstappen aan de 16 maskerstappen tellende C100TM-basis-'flow'. Naast innovatie op technologisch gebied zijn er veel geavanceerde schakelingstechnieken gebruikt om de hoge spanningen die gedurende korte tijd nodig zijn tijdens het programmeren van het geheugen, te kunnen hanteren met de in het proces reeds beschikbare elektrische elementen.

In het tweede kwartaal van 1995 is gestart met het ontwikkelen van een proces in de 'clean room' FabWAG. Gedurende de eerste fase zijn testschakelingen gemaakt waarmee de haalbaarheid van de technologie kon worden onderzocht en waarmee het ontwerpteam van de noodzakelijke gegevens kon worden voorzien voor het ontwerp van een 1-megabit OTP-geheugenmodule. Tevens is in deze fase een Nat.Lab.-versie van het C100TM-proces geïnstalleerd. Het gaat hier om een zeer geavanceerd proces met hoge-energie-implantaties, silicides, planarisatie, wolframpluggen en drie lagen metaal, en dit met ontwerpregels behorend bij de 0,5µm-CMOS-generatie. Eind november is deze fase afgesloten en is in WAG de 'processing' gestart van de 1Mbit-geheugenmodule. In week 7 zijn, precies volgens plan, de eerste 'wafers' beschikbaar gekomen. Grondige evaluatie van de geheugenmodule heeft aangetoond dat die (op enkele schoonheidsfoutjes na) volledig functioneel is. Later zijn door collega's van Semiconductors in Albuquerque (USA) in uitgebreidere testen de eerste volledig werkende chips gevonden, d.w.z. chips waar alle 1.048.576 bits 'het doen'.

Het is voor het eerst dat er in een proces met deze afmetingen (0,5 µm) en met deze complexiteit (drie lagen metaal) schakelingen zijn gemaakt in FabWAG. Het is bovendien voor het eerst in de geschiedenis van FabWAG dat er volledig werkende 1Mbit-geheugens zijn gemaakt.

Het project is hiermee zeker nog niet afgerond. Het voedingsspanningsbereik waarbij de geheugens de volledige functionaliteit vertonen, is nog te klein. Hier zal de komende tijd nog hard aan gewerkt moeten worden. Verder is de overdracht van de kennis naar Semiconductors in volle gang. Het ontwerp zal worden overgedragen aan het Advanced Memory Design Centre (AMDC) dat, op basis van de aangeleverde bouwstenen, een OTP-generator zal maken. Op deze wijze zal de OTP-optie voor een brede kring van gebruikers toegankelijk worden gemaakt.

De procestechnologie wordt overgedragen aan MOS4 in Nijmegen, waar het vanaf begin volgend jaar mogelijk zal zijn om prototypes te maken. Medio volgend jaar moet het proces zijn vrijgegeven voor productie. Het C100-OTP-project is een zeer nauwe samenwerking tussen mensen uit de sector Wouda, de sector Collet en FabWAG. Bovendien zijn ontwikkelgroepen van Philips Semiconductors in Zürich, Nijmegen (MOS4) en Albuquerque sterk betrokken.

Op de foto zijn te zien: Boven v.l.n.r. Do Dormans, René v.Veldhoven, Nicole Wils, Caroline de Graaf, Vivian v.d. Wal en Roger Cuppens. Beneden v.l.n.r. Leon Huijten, Rob Verhaar en Ton Ditewig (allen werkzaam op het Nat.Lab.).